

磯研究室 [情報システム工学科]

高速、高性能なVLSIとその設計技術の開発

profile

磯 直行 教授

1995年 名古屋大学大学院工学研究科
博士後期課程情報工学専攻満了

1998年 博士(工学)取得
中京大学情報科学部情報科学科 講師

2000年 中京大学情報科学部メディア科学科 講師

2003年 中京大学情報科学部メディア科学科 助教授

2006年 中京大学情報理工学部
情報システム工学科 助教授

2007年 中京大学情報理工学部
情報システム工学科 准教授

2010年 中京大学情報理工学部
情報システム工学科 教授

新たなアルゴリズムを提唱し、
電子回路とネットワークのさらなる進化をめざす。

今やコンピュータは、冷蔵庫や炊飯器、携帯電話、自動車や航空機など、身の回りのあらゆる製品に組み込まれ、利便性の向上や機能の高度化を実現している。この研究室ではこうした高度情報化のコアとなるテクノロジーとして、VLSI(超大規模集積回路)の設計・開発に関するハードウェアおよびソフトウェアに関する研究を行っている。特に、大規模なデータ処理を行わせる際の手順について、ハードウェアの特徴を活かしたシンプルでスマートなアルゴリズムの実現をめざす。研究室には、VDEC(東京大学VLSI設計教育研究センター)の協力を得て、開発したハードウェアアルゴリズムを実際にチップとして実現する本格的なVLSI設計環境を整備。この好環境を積極的に活用し、さらなる高性能なVLSI開発をめざした研究を推進する。

◎主な研究テーマ

1. 高性能VLSIの設計

VLSIは、あらゆる電子機器の中に入っている電子回路のことで、コンピュータの心臓部ともいべきもの。その内部は1ミクロンにも満たないトランジスタや電線が走り、設計・製造技術の向上によって大規模で複雑な機能を一つのチップで実現できるようになった。この研究室では、VLSIの高性能化と学生の技術修得をめざし、実際にシステム設計を行いながら、効率の良い配線可能性検証システムや、高速動作配置・配線アルゴリズムの開発を推進している。

2. CADアルゴリズムの研究

VLSIやプリント配線板などを組み合わせたコンピュータの設計は、装置規模の増大にともない手作業では行うことができず、計算機による自動設計が強く望まれている。コンピュータの設計には配置問題や配線問題などの難しさから発見的な手法を計算機で行わせているため、設計要求のすべてを満足していないのが現状である。そこで本研究室では、VLSIの設計やテストを自動化するためのCADソフトウェアについて、次のようなテーマで研究を進めている。

フロアプラン

フロアプランとは、LSIの矩形領域にある機能を実現する幾つかの小領域に分割する処理のことで、近年の回路の大規模化により最適なフロアプランを求めることは困難になっている。本研究室では、どのようなフロアプランの解でも表現可能なsequence-pairを用い、より高速に最適なフロアプランを行うためのアルゴリズムについて研究している。

リソースバインディング

LSI設計、動作記述からレジスタ転送レベルのデータベースを合成するとき、配線本数が最も少なくなるようにレジスタや演算器等のリソースの割り当てを決定することをリソースバインディングと言う。本研究室では、分枝限定法を用いることにより、処理の早い段階で解空間を削減し、現実的な時間で最適解を算出するための研究を行っている。

回路の正当性判定

LSIの回路規模が複雑化するに伴い、回路の正当性をシミュレーションによって保証することは困難になっている。本研究室では、論理式をより高速に真偽判定するためのアルゴリズムとデータ構造の設計を行っている。

3. ネットワーク技術に関する研究

刻々と変化するネットワーク環境では、すばやく最適経路を発見できるルーティング手法が必要となっている。本研究室では、生物の進化の過程をまねてつくられた遺伝的アルゴリズムを利用し、高速通信可能な代替経路を求めるアルゴリズムについて研究している。特にネットワークモデルを木構造で表し、その単純化に関する研究を行っている。

また、ネットワーク運用におけるセキュリティ対策についても、攻撃を受けた際の被害を最小限にとどめるための迅速な侵入検知について研究している。特に、最大の脅威であるバッファオーバフローに焦点を当てて研究を進めている。

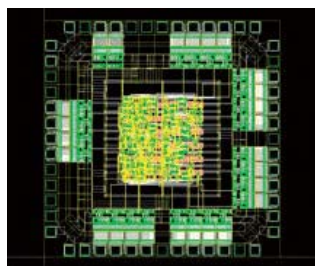


図1) LSIチップの設計CAD画面

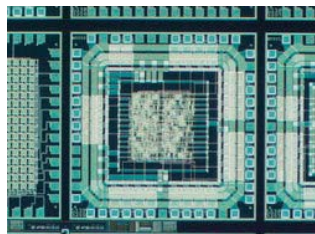
図2) 製造されたVLSIチップの顕微鏡写真
(大きさ:3.9mm×3.9mm)

図3) 完成したVLSI



図4) コンピュータに組み込まれたVLSIとチップ